

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-296439

(43)Date of publication of application : 29.10.1999

(51)Int.Cl.

G06F 12/16

G11C 16/02

(21)Application number : 10-095977

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 08.04.1998

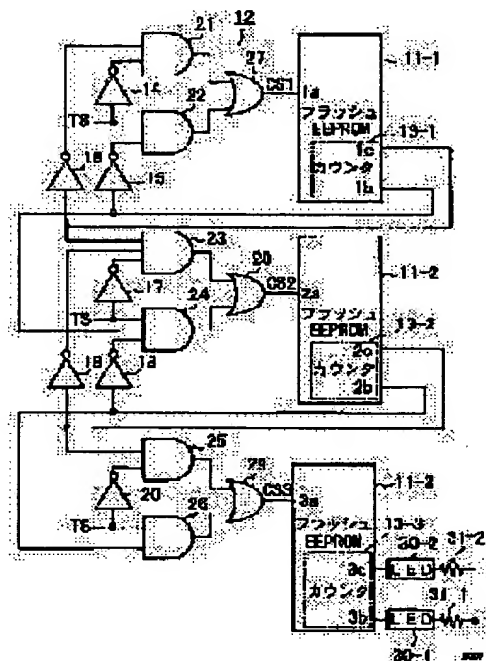
(72)Inventor : KANEKO YOSHIO
OGATA MASAHIKA

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an embedded array or a standard cell which incorporates a flash EEPROM that can deal with a request of a client without changing a design method or manufacturing process even if the request is the one that exceeds the time of rewriting which a standard process can guarantee.

SOLUTION: Flash EEPROMs 11-1 to 11-3 of the number corresponding to the necessary number of rewriting times are proportionally mounted, all terminals except an input terminal of a chip enable signal are provided to counters 13-1 to 13-3 corresponding to these flash EEPROMs, and the number of erasure times is counted respectively. Then, when a counting value of the counter exceeds the number of rewriting guarantee times, a control circuit 12 selects another flash EEPROM and successively makes it enable state. Since plural flash EEPROMs are switched and accessed, it is possible to guarantee the number of rewriting times corresponding to a demand of a client even when they are manufactured by a standard process.



特開平11-296439

(43) 公開日 平成11年(1999)10月29日

(51) IntCl.⁵

G 0 6 F 12/16

G 1 1 C 16/02

識別記号

3 1 0

F I

G 0 6 F 12/16

G 1 1 C 17/00

3 1 0 Q

6 0 1 B

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号

特願平10-95977

(22) 出願日

平成10年(1998)4月8日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 金子 義男

神奈川県川崎市幸区堀川町580番1号 株式会社東芝半導体システム技術センター内

(72) 発明者 大形 政久

神奈川県川崎市幸区堀川町580番1号 株式会社東芝半導体システム技術センター内

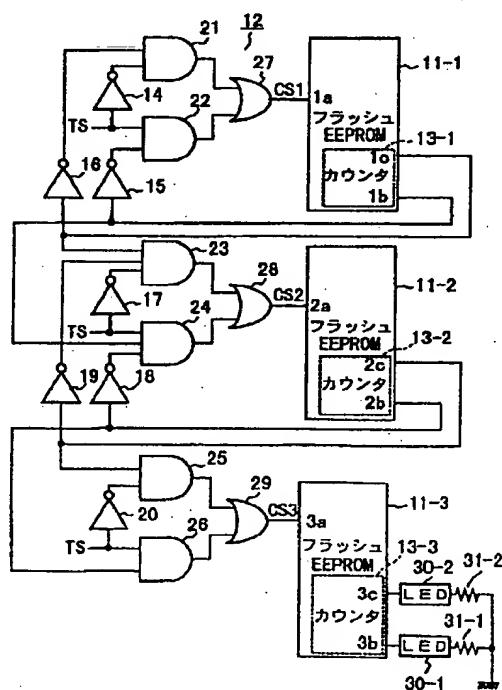
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 標準プロセスで保証できる書き換え回数を越えた要求であっても、設計手法や製造プロセスを変えずに顧客の要求に対応できるフラッシュEEPROMを内蔵したエンベッテドアレイあるいはスタンダードセルを提供する。

【解決手段】 書き換え必要回数に応じた個数のフラッシュEEPROM 11-1~11-3を比例搭載し、チップイネーブル信号の入力端子を除く全ての端子を並列接続する。これらフラッシュEEPROMに対応するカウンタ13-1~13-3を設け、それぞれの消去回数を計数する。そして、カウンタの計数値が書き換え保証回数を越えたときに、制御回路12で別のフラッシュEEPROMを選択して順次イネーブル状態にすることを特徴としている。複数のフラッシュEEPROMを切り換えてアクセスするので、標準プロセスで製造しても顧客の要求に応じた書き換え回数を保証できる。



1

【特許請求の範囲】

【請求項1】 予めライブラリに登録した機能ブロックを用いて回路構成を行う半導体装置において、チップイネーブル信号の入力端子を除く各端子がそれぞれ並列接続された複数のフラッシュEEPROMと、これらフラッシュEEPROMにそれぞれ対応して設けられ、各々のフラッシュEEPROMの消去回数を計数するカウンタと、

これらカウンタの計数値に応じて前記各フラッシュEEPROMのチップイネーブル信号の入力端子に制御信号を供給してイネーブル状態とディセーブル状態をそれぞれ制御する制御回路とを具備し、

前記複数のフラッシュEEPROMは、各々の書き換え保証回数の和が少なくとも必要とする書き換え回数に達する数だけ設けられ、前記各カウンタは、EEPROMセルで構成され、対応するフラッシュEEPROMの消去が行われる毎に記憶されている消去回数を書き換えられ、前記制御回路で選択したフラッシュEEPROMに対応する前記カウンタの計数値が書き換え保証回数を越えたときに、このフラッシュEEPROMをディセーブル状態とし、別のフラッシュEEPROMを選択してイネーブル状態にするとともに、対応するカウンタで計数動作を開始し、各フラッシュEEPROMを順次イネーブル状態にすることを特徴とする半導体装置。

【請求項2】 最後にイネーブル状態にされたフラッシュEEPROMに対応するカウンタの計数値が書き換え保証回数を越えたときに、外部に報知する報知手段を更に具備することを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記各カウンタの計数値が書き換え保証回数を越えたときに、外部に報知する報知手段を更に具備することを特徴とする請求項1に記載の半導体装置。

【請求項4】 前記制御回路は、前記カウンタの計数値が予め設定されたテストのための消去回数に達したときに、対応するフラッシュEEPROMをディセーブル状態とし、別のフラッシュEEPROMを選択してイネーブル状態にするとともに、対応するカウンタで計数動作を開始し、各々のフラッシュEEPROMを順次イネーブル状態にすることを特徴とする請求項1ないし3いずれか1つの項に記載の半導体装置。

【請求項5】 前記各カウンタは、書き換え保証回数よりも少ない数を計数する複数のカウンタ部を備え、これら複数のカウンタ部による計数値の合計で対応するフラッシュEEPROMの書き換え保証回数を計数することを特徴とする請求項1ないし4いずれか1つの項に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、フラッシュEEPROMが内蔵されたエンベッデドアレイやスタンダー

2

ドセル等の半導体装置に関する。

【0002】

【従来の技術】 フラッシュEEPROMは、製造プロセスによって書き換え可能な回数が制限され、ある程度決まった回数の書き換えで寿命となる。しかし、フラッシュEEPROMを用いた最終製品の用途は様々であり、書き換え回数に対する顧客の要求も多様化している。エンベッデドアレイやスタンダードセルにおいては、製品の製造プロセスを同一にすることが前提であるため、標準プロセスで保証できる書き換え回数を越えた要求に対応するためには、設計手法や製造プロセスを変えた別な製品シリーズ開発等の大規模な対応策が必要となる。このため、短期間且つ低コストで多種の半導体装置を形成できるというエンベッデドアレイやスタンダードセルの特長を十分に生かすことができず、納期が長くなったり価格が高くなるという問題がある。

【0003】

【発明が解決しようとする課題】 上記のようにフラッシュEEPROMが内蔵されたエンベッデドアレイやスタンダードセル等の従来の半導体装置は、標準プロセスで保証できる書き換え回数を越えた要求に対応するためには設計手法や製造プロセスを変更しなければならず、納期が長くなったり価格が高くなるという問題があった。

【0004】 この発明は上記のような事情に鑑みてなされたもので、その目的とするところは、フラッシュEEPROMを内蔵したエンベッデドアレイやスタンダードセル等の半導体装置において、標準プロセスで保証できる書き換え回数を越えた要求であっても設計手法や製造プロセスを変えることなく、顧客の要求に応じた書き換え回数を保証できる半導体装置を提供することにある。

【0005】

【課題を解決するための手段】 この発明の請求項1に記載した半導体装置は、予めライブラリに登録した機能ブロックを用いて回路構成を行う半導体装置において、チップイネーブル信号の入力端子を除く各端子がそれぞれ並列接続された複数のフラッシュEEPROMと、これらフラッシュEEPROMにそれぞれ対応して設けられ、各々のフラッシュEEPROMの消去回数を計数するカウンタと、これらカウンタの計数値に応じて前記各フラッシュEEPROMのチップイネーブル信号の入力端子に制御信号を供給してイネーブル状態とディセーブル状態をそれぞれ制御する制御回路とを具備し、前記複数のフラッシュEEPROMは、各々の書き換え保証回数の和が少なくとも必要とする書き換え回数に達する数だけ設けられ、前記各カウンタは、EEPROMセルで構成され、対応するフラッシュEEPROMの消去が行われる毎に記憶されている消去回数を書き換えられ、前記制御回路で選択したフラッシュEEPROMに対応する前記カウンタの計数値が書き換え保証回数を越えたときに、このフラッシュEEPROMをディセーブル状態

3

とし、別のフラッシュEEPROMを選択してイネーブル状態にするとともに、対応するカウンタで計数動作を開始し、各フラッシュEEPROMを順次イネーブル状態にすることを特徴としている。

【0006】請求項2に記載したように、請求項1の半導体装置において、最後にイネーブル状態にされたフラッシュEEPROMに対応するカウンタの計数値が書き換え保証回数を越えたときに、外部に報知する報知手段を更に具備することを特徴とする。

【0007】請求項3に記載したように、請求項1の半導体装置において、前記各カウンタの計数値が書き換え保証回数を越えたときに、外部に報知する報知手段を更に具備することを特徴とする。

【0008】請求項4に記載したように、請求項1ないし3の半導体装置において、前記制御回路は、前記カウンタの計数値が予め設定されたテストのための消去回数に達したときに、対応するフラッシュEEPROMをディセーブル状態とし、別のフラッシュEEPROMを選択してイネーブル状態にするとともに、対応するカウンタで計数動作を開始し、各々のフラッシュEEPROMを順次イネーブル状態にすることを特徴とする。

【0009】請求項5に記載したように、請求項1ないし4の半導体装置において、前記各カウンタは、書き換え保証回数よりも少ない数を計数する複数のカウンタ部を備え、これら複数のカウンタ部による計数値の合計で対応するフラッシュEEPROMの書き換え保証回数を計数することを特徴とする。

【0010】請求項1のような構成によれば、フラッシュEEPROMをその書き換え保証回数使用した後は、別のフラッシュEEPROMに切り換えてアクセスし、このフラッシュEEPROMの書き換え保証回数まで使用し、複数のフラッシュEEPROMを順次アクセスして用いることができる。よって、書き換え保証回数は、フラッシュEEPROMの数によって容易に増減でき、標準プロセスでは保証できない大きな書き換え回数であっても設計手法や製造プロセスを変えことなく、顧客の要求に応じた書き換え回数を保証できる。

【0011】請求項2に示すような報知手段を設ければ、半導体装置が書き換え保証回数を越えたことを外部に知らせることができるので、交換などの必要な対策の目安となり、データを確実に保護できるので高い信頼性が得られる。

【0012】請求項3に示すような報知手段を設ければ、各々のフラッシュEEPROMが書き換え保証回数を越えたことを外部に知らせることができるので、半導体装置の寿命をよりきめ細かに管理して交換などの必要な対策の目安にでき、データを確実に保護できるので高い信頼性が得られる。

【0013】請求項4に示すように、複数のフラッシュEEPROMを順次アクセスしてテストを行えば、複数

4

のフラッシュEEPROMを内蔵していることを意識することなく1個の場合と同様にしてテストでき、初期不良などによる不良を防止できる。

【0014】請求項5に示すように、書き換え保証回数を複数のカウンタ部で計数するようにすれば、頻繁に書き換えが行われるカウンタの下位ビットに用いるフラッシュEEPROMセルの信頼性の低下を防止できる。

【0015】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。図1は、この発明の実施の形態に係る半導体装置について説明するためのもので、フラッシュEEPROMを内蔵したエンベッテッドアレイ（またはスタンダードセル）とその周辺回路の要部を抽出して示している。この半導体装置は、予めライブラリに登録した各種の機能ブロックを組み合わせる回路構成を行うものである。ここでは、標準プロセスで保証できる書き換え回数が10万回のフラッシュEEPROMを用いて、30万回の書き換えを保証する場合の構成例を示している。

【0016】標準プロセスでの書き換え保証回数がそれぞれ10万回の3個のフラッシュEEPROM（または1つのフラッシュEEPROM中の3つのセルブロック）11-1～11-3におけるチップイネーブル信号の入力端子を除く全ての端子を並列接続し、制御回路12から各フラッシュEEPROM 11-1～11-3のチップイネーブル信号の入力端子へ制御信号CS1、CS2、CS3を供給して各フラッシュEEPROM 11-1～11-3のイネーブル状態とディセーブル状態を制御する。すなわち、制御回路12は、まず初段のフラッシュEEPROM 11-1をイネーブル状態、2段目と3段目のフラッシュEEPROM 11-2、11-3をディセーブル状態にし、初段のフラッシュEEPROM 11-1の書き換え回数が10万回を越えるとこのEEPROM 11-1をディセーブル状態、2段目のフラッシュEEPROM 11-2をイネーブル状態にしてアクセスする。そして、2段目のフラッシュEEPROM 11-2の書き換え回数が10万回を越えるとこのEEPROM 11-2をディセーブル状態、3段目のフラッシュEEPROM 11-3をイネーブル状態にしてアクセスするための制御を行う。

【0017】上記各フラッシュEEPROM 11-1～11-3中には、EEPROMセルを用いたカウンタ13-1～13-3が設けられており、これらのカウンタ13-1～13-3は対応するフラッシュEEPROM 11-1～11-3（または各フラッシュEEPROM中のセルブロック）に対して消去が行われる度に計数値が書き換えられて順次カウントアップされる。上記制御回路12は、インバータ14～20、アンドゲート21～26、及びオアゲート27～29を含んで構成されている。テストモード信号TSは、インバータ14の

5

入力端子及びアンドゲート 22 の一方の入力端子に供給される。上記インバータ 14 の出力端子はアンドゲート 21 の一方の入力端子に接続され、このアンドゲート 21 の出力端子はオアゲート 27 の一方の入力端子に接続される。このオアゲート 27 の他方の入力端子には上記アンドゲート 22 の出力端子が接続され、出力端子にはフラッシュEEPROM 11-1 のチップイネーブル信号の入力端子 1a が接続される。上記カウンタ 13-1 の第 1 の計数値 (1000 回) に対応する端子 1b にはインバータ 15 の入力端子及びアンドゲート 24 の第 1 の入力端子が接続され、第 2 の計数値 (10 万回) に対応する端子 1c にはインバータ 16 の入力端子及びアンドゲート 23 の第 1 の入力端子が接続される。上記インバータ 15、16 の出力端子はそれぞれ、アンドゲート 22、21 の他方の入力端子に接続される。

【0018】また、上記テストモード信号 TS は、インバータ 17 の入力端子及びアンドゲート 24 の第 2 の入力端子に供給されるとともに、インバータ 20 の入力端子及びアンドゲート 26 の一方の入力端子に供給される。上記インバータ 17 の出力端子にはアンドゲート 23 の第 2 の入力端子が接続され、このアンドゲート 23 の出力端子にはオアゲート 28 の入力端子が接続される。上記オアゲート 28 の他方の入力端子には上記アンドゲート 24 の出力端子が接続され、出力端子にはフラッシュEEPROM 11-2 のチップイネーブル信号の入力端子 2a が接続される。上記カウンタ 13-2 の第 1 の計数値 (1000 回) に対応する端子 2b にはインバータ 18 の入力端子及びアンドゲート 26 の他方の入力端子が接続され、第 2 の計数値 (10 万回) に対応する端子 2c にはインバータ 19 の入力端子及びアンドゲート 25 の他方の入力端子が接続される。上記インバータ 18、19 の出力端子はそれぞれ、アンドゲート 24、23 の第 3 の入力端子に接続される。

【0019】上記アンドゲート 25、26 の出力端子にはそれぞれオアゲート 29 の入力端子が接続され、このオアゲート 29 の出力端子にはフラッシュEEPROM 11-3 のチップイネーブル信号の入力端子 3a が接続される。上記カウンタ 13-3 の第 1 の計数値 (1000 回) に対応する端子 3b にはテストが終了したことを外部に報知するための LED 30-1 が接続され、第 2 の計数値 (10 万回) に対応する端子 3c には書き換え保証回数を越えたことを外部に報知するための LED 30-2 が接続される。そして、上記 LED 30-1、30-2 と接地点間にはそれぞれ、これらの LED を保護するための抵抗 31-1、31-2 が接続されている。

【0020】次に上記のような構成において動作を説明する。まず、出荷テストの時には、テストモード信号 TS を “1” レベルにする。フラッシュEEPROM 11-1 ~ 11-3 はいずれも書き込みや消去が行われてい

6

ない状態であるので、各カウンタ 13-1 ~ 13-3 の計数値は全て “0” にセットされており、インバータ 15、16、18、19 の出力信号はそれぞれ “1” レベルとなる。これによって、アンドゲート 21 の出力は “0” レベル、アンドゲート 22 の出力は “1” レベルとなり、オアゲート 27 から出力される制御信号 CS1 が “1” レベルとなってフラッシュEEPROM 11-1 はイネーブル状態となる。また、テストモード信号 TS の “1” レベルによってインバータ 17 の出力が “0” レベルとなり、カウンタ 13-1 の出力が “0” レベルであるので、アンドゲート 23、24 の出力はともに “0” レベルとなる。この結果、オアゲート 28 から出力される制御信号 CS2 が “0” レベルとなって、フラッシュEEPROM 11-2 はディセーブル状態となる。一方、テストモード信号 TS の “1” レベルによってインバータ 20 の出力が “0” レベルとなり、アンドゲート 25 の出力は “0” レベルとなる。カウンタ 13-2 の出力は “0” レベルであるので、アンドゲート 26 の出力は “0” レベルとなり、オアゲート 29 から出力される制御信号 CS3 が “0” レベルとなって、フラッシュEEPROM 11-3 もディセーブル状態となる。

【0021】そして、上記フラッシュEEPROM 11-1 あるいはセルブロックに対して消去が行われる毎に上記カウンタ 13-1 の計数値が 1 インクリメントされ、1000 回に対応する端子 1b が “1” レベルとなると、インバータ 15 の出力は “0” レベルとなるので、アンドゲート 22 及びオアゲート 27 の出力がともに “0” レベルとなって、フラッシュEEPROM 11-1 はディセーブル状態となる。一方、上記カウンタ 13-1 の “1” レベル出力によって、アンドゲート 24 の第 1 ないし第 3 の入力端子が全て “1” レベルとなるので、このアンドゲート 24 の出力及びオアゲート 28 から出力される制御信号 CS2 がそれぞれ “1” レベルとなって、フラッシュEEPROM 11-2 がイネーブル状態となる。

【0022】フラッシュEEPROM 11-2 に対して 1000 回の消去が行われると、アンドゲート 24 の出力信号及びオアゲート 28 から出力される制御信号 CS2 がともに “0” レベルとなり、フラッシュEEPROM 11-2 がディセーブル状態となる。一方、アンドゲート 26 の出力信号及びオアゲート 29 から出力される制御信号 CS3 が “1” レベルとなり、3 段目のフラッシュEEPROM 11-3 がイネーブル状態となる。テストのための消去動作が繰り返されて 1000 回になるとカウンタ 13-3 の出力によって LED 30-1 が点灯される。これによって、各フラッシュEEPROM 11-1 ~ 11-3 に対して 1000 回ずつの消去動作が正常に行われたことが確認される。上記各テスト信号 TS の入力端子は接地した状態で出荷される。

7

【0023】ユーザが半導体装置の使用を開始すると、消去動作が10万回に達するまではカウンタ13-1の10万回に対応する端子1cが“0”レベルであるので、インバータ16の出力は“1”レベル、インバータ14の出力も“1”レベルであり、アンドゲート21の出力信号及びオアゲート27から出力される制御信号CS1が“1”レベルとなってフラッシュEEPROM 11-1がイネーブル状態となり、消去動作が行われる度にカウンタ13-1の計数値が1インクリメントされる。この時、アンドゲート23、24の出力信号及びオアゲート28から出力される制御信号CS2はそれぞれ“0”レベルであり、フラッシュEEPROM 11-2はディセーブル状態となる。同様に、アンドゲート25、26の出力信号及びオアゲート29から出力される制御信号CS3はそれぞれ“0”レベルであり、フラッシュEEPROM 11-3もディセーブル状態である。

【0024】消去動作が繰り返され、カウンタ13-1の計数値が10万回を越えると、カウンタ13-1の対応する端子1cが“1”レベルとなり、インバータ16の出力が“0”レベルとなるので、アンドゲート21の出力が“0”レベルとなる。この時、アンドゲート22の出力も“0”レベルであるので、オアゲート27から出力される制御信号CS3が“0”レベルとなって、フラッシュEEPROM 11-1はディセーブル状態となる。一方、アンドゲート23の出力は“1”レベルとなるので、オアゲート28から出力される制御信号CS3が“1”レベルとなり、フラッシュEEPROM 11-2はイネーブル状態となる。これによって、以降のアクセスはフラッシュEEPROM 11-2に対して行われる。この時、アンドゲート25、26はともに“0”レベルを出力し続け、オアゲート29から出力される制御信号CS3は“0”レベルとなるので、フラッシュEEPROM 11-3はディセーブル状態を維持する。

【0025】フラッシュEEPROM 11-2に対するアクセスが繰り返され、消去動作を計数しているカウンタ13-2の計数値が10万回を越えると、カウンタ13-2の対応する端子2cが“1”レベルとなり、インバータ19の出力が“0”レベルとなるので、アンドゲート23の出力が“0”レベルとなる。この時、アンドゲート24の出力は“0”レベルを維持するので、オアゲート28から出力される制御信号CS2が“0”レベルとなって、フラッシュEEPROM 11-2はディセーブル状態となる。一方、アンドゲート25の出力は“1”レベルとなるので、オアゲート29から出力される制御信号CS3が“1”レベルとなり、フラッシュEEPROM 11-3がイネーブル状態となる。これによって、以降のアクセスはフラッシュEEPROM 11-3に対して行われる。

8

【0026】そして、カウンタ13-3による計数動作が10万回を終了するとカウンタ13-3の対応する端子3cに接続されたLED 30-2が点灯され、各フラッシュEEPROM 11-1~11-3に対して10万回ずつ（合計30万回）の消去動作が行われたことが外部に報知される。

【0027】引き続き、アクセスはフラッシュEEPROM 11-3に対して行われ、最終段のフラッシュEEPROM 11-3が壊れるまで使用可能である。上記のような構成によれば、10万回書き換える度に次々とフラッシュEEPROM 11-1~11-3（セルブロック）を渡り歩いて30万回以上の書き換えが可能になる。これによって、フラッシュEEPROM混載のエンベッテッドアレイ及びスタンダードセルにおいて、標準プロセスで保証できる書き換え回数を越えた要求であっても設計手法や製造プロセスを変えることなく、顧客の用途に応じた書き換え回数の保証が可能になる。

【0028】しかも、書き換え保証回数の多い少ないという目に見えない仕様の差が、チップサイズの大小という形で価格に反映され、価格見積もりが簡単になる。書き換え回数の記録がチップ内に残り、市場での不良発生時に、顧客とベンダー側での責任の所在の切り分けが明確になるという効果も得られる。

【0029】図2は、上記図1に示した回路におけるカウンタ13-1~13-3の計数動作について説明するためのフローチャートである。上記各カウンタ13-1~13-3は、フラッシュEEPROMセルで構成されており、フラッシュEEPROM 11-1~11-3中のセルアレイの一部の領域を使用しているが、セルアレイとは別の領域に設けても良い。ここでは、各カウンタ13-1~13-3の信頼性を高めるために、各々が5万回の計数動作を行う2個のカウンタ部で構成されている場合について示しており、第1のカウンタ部が5万回カウントすると第2のカウンタ部に計数動作を引き継ぎ、2つのカウンタ部で10万回の計数動作を行うようになっている。

【0030】まず、フラッシュEEPROMまたはこのフラッシュEEPROM中のセルブロックに対して消去が行われると、対応するカウンタにおける第1のカウンタ部の計数値を読み取って5万回に達したか確認し（ステップ1）、5万回に達していない場合には第1のカウンタ部への作業を開始する。5万回に達した場合には第2のカウンタ部への作業を開始する。

【0031】5万回に達していない場合には、対応するカウンタにおける第1のカウンタ部の計数値を読み取って一時記憶した後（ステップ2）、この第1のカウンタ部の計数値を消去する（ステップ3）。そして、第1のカウンタ部の計数値が充分消去されたか確認し（ステップ4）、消去が不十分の時にはステップ3に戻って消去動作を繰り返し、消去が完全に行われたときに上記一時

9

記憶していた計数値に+1した値を第1のカウント部に書き込む(ステップ5)。その後、この第1のカウント部の計数値を読み出して+1が行われたか否か確認し

(ステップ6)、不十分なときにはステップ5に戻って再書き込みを行う。そして、十分に書き込みが行われたことが検知されると、ルーチンを終了する。

【0032】一方、ステップ1にて5万回に達した場合には、第2のカウント部による計数動作を開始する。そして、第2のカウント部に対して第1のカウント部と同様なステップ7~11を繰り返し、第2のカウント部の計数値を確認し(ステップ12)、第2のカウント部の計数値が5万回(カウンタの計数値が10万回)以下ではルーチンを終了し、5万回に達したときにはアクセスするフラッシュEEPROMの切り換え、あるいはLED 30-2を点灯させるために端子3cを“1”レベルにする(ステップ13)。すなわち、このステップ13では、初段のフラッシュEEPROM 11-1に対応するカウンタ13-1の場合は、初段のフラッシュEEPROM 11-1をディセーブル状態、2段目のフラッシュEEPROM 11-2をイネーブル状態に切り換える。2段目のフラッシュEEPROM 11-2に対応するカウンタ13-2の場合は、2段目のフラッシュEEPROM 11-2をディセーブル状態、3段目のフラッシュEEPROM 11-3をイネーブル状態に切り換える。更に、3段目のフラッシュEEPROM 11-3に対応するカウンタ13-3の場合は、LED 30-2を点灯させる。

【0033】このように、各カウンタ13-1~13-3をそれぞれ2つのカウント部で構成し、第1のカウント部で5万回の計数動作を行った後、第2のカウント部で新たに5万回の計数動作を行うようにすれば、頻繁に書き換えが行われるカウンタの下位ビットに用いるフラッシュEEPROMセルの信頼性を十分に確保できる。

【0034】なお、上記実施の形態では、10万回の書き換え可能回数のフラッシュEEPROMを用いて30万回の書き換え回数を保証する場合を例にとって説明し

10

たが、フラッシュEEPROMの数は、各々の書き換え保証回数の和が少なくとも必要とする書き換え回数に達する数だけ設ければ良いのは勿論である。

【0035】また、最終段のフラッシュEEPROM 11-3に対応するカウンタ13-3の計数値を外部に出力し、テストが正常に行われたことや書き換え保証回数を越えたことをLED 30-1、30-2で外部に報知するようにしたが、他の報知手段を用いても良いのは勿論である。また、全てのカウンタ13-1~13-3の計数値を外部に出力するようにすれば、半導体装置の寿命をよりきめ細かに管理して交換などの必要な対策の目安にでき、データを確実に保護できるので高い信頼性が得られる。

【0036】

【発明の効果】以上説明したように、この発明によれば、フラッシュEEPROMを内蔵したエンベッテドアレイやスタンダードセル等の半導体装置において、標準プロセスで保証できる書き換え回数を越えた要求であっても設計手法や製造プロセスを変えずに、顧客の要求に応じた書き換え回数を保証できる半導体装置が得られる。

【図面の簡単な説明】

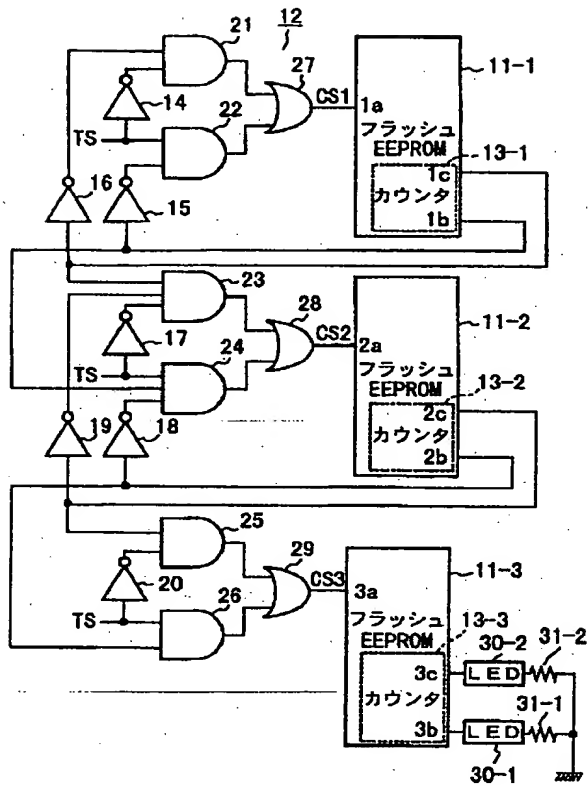
【図1】この発明の実施の形態に係る半導体装置について説明するためのもので、フラッシュEEPROMを内蔵したエンベッテドアレイ(またはスタンダードセル)とその周辺回路の要部を抽出して示す回路図。

【図2】図1に示した回路におけるカウンタの計数動作について説明するためのフローチャート。

【符号の説明】

11-1~11-3…フラッシュEEPROM、12…制御回路、13-1~13-3…カウンタ、14~20…インバータ、21~26…アンドゲート、27~29…オアゲート、30-1、30-2…LED、31-1、31-2…LED保護抵抗、TS…テスト信号、CS1~CS3…制御信号。

【図1】



【図2】

